

文章编号:1673-5005(2008)01-0143-04

# 一种基于现场可编程门阵列的数字存储 组合式脉宽调制方案

张加胜, 刘海波, 陈文娅

(中国石油大学 信息与控制工程学院, 山东 东营 257061)

**摘要:**对脉宽调制(PWM)的一种非对称规则采样原理进行研究,给出了宜于在线运算的简便算法,并在此基础上提出了一种基于FPGA(现场可编程门阵列)的锁相同步型PWM调制器的数字化实现方法。该方法以FPGA及ROM作为可编程定时器,高开关频率基本固定,调制比与相位、频率可以分别独立控制,特别适用于PWM可逆整流器。由于整个系统是由一片FPGA来控制,节省了大量的模拟器件,简化了电路板的设计,提高了系统的灵活性、精确性和可靠性,而且利用FPGA的在线系统编程功能,使系统的升级换代十分方便。实验结果表明,该方法具有响应速度快、实时性强、可靠性高等特点。

**关键词:**非对称规则采样;脉宽调制;现场可编程门阵列(FPGA);占空比

**中图分类号:**TM 461 **文献标识码:**A

## A FPGA-based modulating scheme of digital storage combined PWM

ZHANG Jia-sheng, LIU Hai-bo, CHEN Wen-ya

(College of Information and Control Engineering in China University of Petroleum, Dongying 257061, Shandong Province, China)

**Abstract:** By analyzing the asymmetric regular sampling principle of pulse width modulation(PWM), a simple method appropriate for online algorithm was provided and a FPGA-based digital method of phase-locked synchronous PWM modulator was presented. Both FPGA and ROM are used as programmable timer in the method. The switch frequency is high and fundamentally stable. The modulation ratio, phase and frequency can be controlled independently, which is specially applicable to PWM reversible rectifier. The whole system is controlled through a piece of FPGA, thus massive analog devices are saved and the circuit board design is simplified. With such a method, the flexibility, accuracy and reliability are improved. In addition, the online programming function of FPGA facilitates the upgrading of the system. The experimental results show that the method is characterized by high response speed, strong real-timeliness and good reliability.

**Key words:** asymmetric regular sampling; pulse width modulation(PWM); field programmable gate array (FPGA); duty ratio

脉宽调制器是实现PWM(脉宽调制)可逆整流器的关键环节。与变频调速系统中的PWM相比,PWM可逆整流器的PWM有如下特点:①调制信号频率与电网工频严格保持一致,所以频率变化范围不大,与工频的偏差一般不超过2%;②不仅要实时控制调制波的幅度,而且要控制其相对于电网电压的相移,要求调制器按照闭环控制给出的调制波幅度与相位实时进行PWM调制。目前,实现PWM调

制器的方案种类繁多。以往的硬件方式电路复杂,数据存储量大,定时器花费较高<sup>[1-2]</sup>;软件方式则由于受到微处理器在线运算速度的限制,难以实现高开关频率的PWM;专用IC方式就目前常见的芯片而言,有许多不尽人意的方面,比如HEF4752不宜于较高的开关频率,SLE4520虽然开关频率较高,但它采用的是单边调制<sup>[3]</sup>,波形对称性差,使调制效果大为逊色;滞环控制是一种应用较多的产生PWM

收稿日期:2007-07-08

基金项目:山东省自然科学基金项目(Y2003F02);山东省科技攻关计划项目(2006GG2304001)

作者简介:张加胜(1957-),男(汉族),山东商河人,教授,博士,研究方向为电力电子与电气传动。

调制开关信号的简便方法,但存在的主要缺点是开关频率高低悬殊而且不定<sup>[4]</sup>。笔者对 PWM 的一种非对称规则采样原理进行研究,给出宜于在线运算的简便算法,并在此基础上提出一种基于现场可编程门阵列(field programmable gate array, FPGA)的锁相同步型 PWM 调制器的数字化实现方法。

### 1 非对称规则采样原理

对称规则采样法通常只在载频三角波的顶点(或底点)位置对调制波采样而形成阶梯波,此阶梯波与三角波的交点所确定的脉宽在一个载波周期(即采样周期)内的位置是对称的。非对称规则采样法,既在三角波的顶点又在底点时刻对调制波进行采样,由采样值形成的阶梯波与三角波的交点所确定的脉宽在一个载波周期(此时为采样周期的两倍)内的位置一般并不对称。在正弦波调制的情况下,非对称规则采样所形成的阶梯波比对称规则采样时更贴近正弦,调制效果更接近自然采样。此外,非对称规则采样的一个突出特点是计算简单,便于在线实时运算。图 1 中给出了非对称规则采样 PWM 原理。

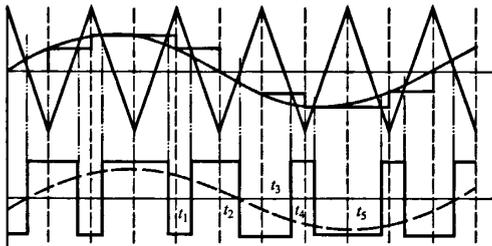


图 1 非对称规则采样 PWM 示意图

图中以载频三角波与调制正弦波比较,在每一个载波半周期的起始点(对应于三角波顶点或底点),对调制信号进行采样,此采样值的大小与相应的调制脉冲占空比的定量关系可通过图 2 所示的一个载波周期予以说明。在该周期  $T_C$  的起点  $t_{n-1}$  时刻对调制波的采样值  $V_R$  在前半周期  $[t_{n-1}, t_n]$  内得以保持,同时以此值与三角波比较,其交点  $Q$  的位置决定了该半周期内调制脉冲由负到正的跳变时刻,即决定了负脉冲定时宽度  $t_-$ 。在图 2 中应用相似三角形对应边的比例关系可得

$$\frac{t_-}{T_C/2} = \frac{1 - V_R}{2},$$

即

$$t_- = (1 - V_R)T_C/4, \quad -1 < V_R < 1. \quad (1)$$

同理,根据  $t_n$  时刻的采样值可以计算后半周期  $[t_n, t_{n+1}]$  内的正脉冲宽度  $t_+$ ,其计算公式为

$$t_+ = (1 + V_R)T_C/4, \quad -1 < V_R < 1. \quad (2)$$

将一个载波周期  $T_C$  中的前后半周对应的两个脉冲“背靠背”拼接在一起便构成一个非对称规则采样调制脉冲。分析式(1)和(2)可知,当  $V_R = 0$  时,  $t_+ = t_- = T_C/4$ ,即占空比  $d = 50\%$ ;当  $0 < V_R < 1$  时,有  $T_C/4 < t_+ < T_C/2$  和  $0 < t_- < T_C/4$  ( $d > 50\%$ );当  $-1 < V_R < 0$  时,依此类推。换言之,对应于调制信号的正负交变,占空比  $d$  在 50% 上下波动。这正是两点式 PWM 的基本特征。若根据式(1)和(2),以软件配合定时器方式完成 PWM 调制,只须进行一次加减和一次乘法,特别适合于实时在线运算。由图 1 所示的一个完整的正弦波调制周期可见,非对称规则采样 PWM 具有四分之一波对称性,故不含偶次谐波。不过基波分量比原调制波滞后恰好半个采样周期,这需要在实际控制当中加以补偿<sup>[5,6]</sup>。

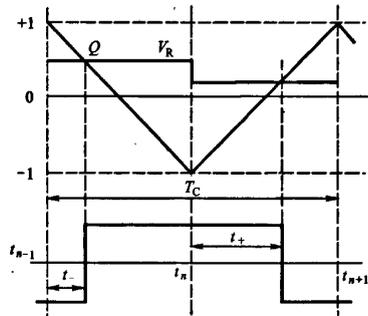


图 2 脉冲宽度计算示意图

### 2 数字存储组合硬件的实现

非对称规则采样 PWM 宜采用单片机内部可编程定时器实现,其定时宽度可通过式(1)和(2)在线计算而得。然而采用 FPGA 中的 ROM 作可编程定时器,无须定时宽度的在线运算,一方面为微处理器腾出更多的时间来完成更高级的系统处理,另一方面也可以提高调制器的开关频率和响应速度,并且增加运行可靠性<sup>[7,8]</sup>。

鉴于本方案要存储的数据量较大,选用了 Altera 的 Stratix 系列的 FPGA,它有超过 79 000 个逻辑单元和超过 7 Mb 的存储容量,自带多个锁相环,特别适合应用于本方案。其硬件实现方案如图 3 所示,除单片机以外全部由 FPGA 实现。EPROM<sub>1</sub> 和 EPROM<sub>2</sub> 是在 FPGA 中开辟的两个 ROM 存储空间,用于存储离线计算好的数据(以前的 FPGA 需要配

合相应的配置芯片以防止掉电后信息丢失,而目前的很多FPGA已经将配置芯片集成到了内部)。由单片机根据PWM可逆整流器系统闭环控制算法结果,为调制器输出3种调制信息,即正弦波频率、相

位和幅度,前两种以工频矩形波 $v_i$ 输出,作为数字锁相环(PLL)的参考输入信号;幅度信息通过并行口输出给EPROM<sub>2</sub>的高7位地址线A<sub>15</sub>~A<sub>9</sub>。

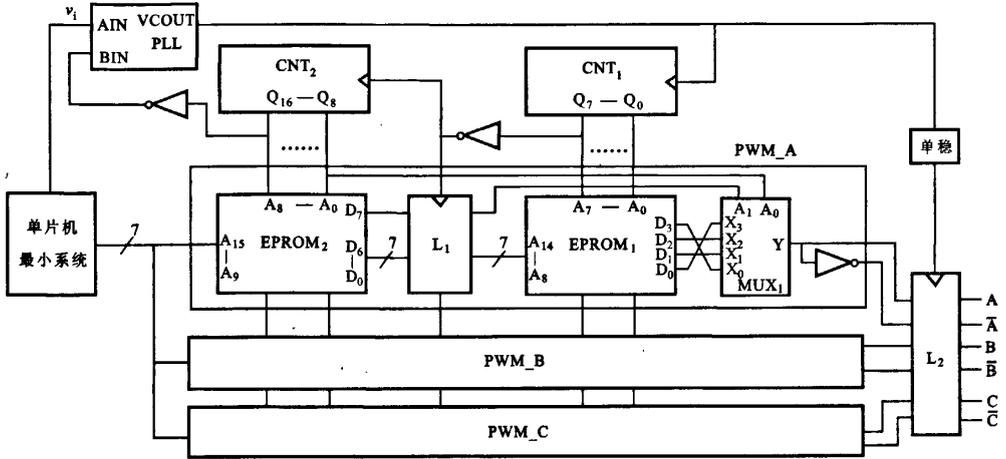


图3 硬件电路原理

PLL与计数器CNT<sub>1</sub>、CNT<sub>2</sub>构成倍频器,同时保证了PWM调制的频率与相位锁定于 $v_i$ (上升沿有效)。EPROM<sub>1</sub>存储128种占空比脉冲定时模式,占空比依次从128/256到255/256,由地址线A<sub>14</sub>~A<sub>8</sub>予以选择,客观上起着可编程定时的作用。每一种占空比定时模式占用256B,在计数器CNT<sub>1</sub>周而复始的扫描检索下,数据线上输出相应占空比的脉冲序列。EPROM<sub>1</sub>的每种占空比定时模式的D<sub>3</sub>~D<sub>0</sub>位存储脉冲格式如图4所示,D<sub>3</sub>位存储的是占空比 $d \geq 50\%$ “先0后1”形脉冲(称作A型),D<sub>1</sub>位是占空比 $d \geq 50\%$ 的“先1后0”形(称作B型),D<sub>2</sub>、D<sub>0</sub>依次分别与D<sub>1</sub>、D<sub>3</sub>互补,或者说是 $d \leq 50\%$ 的A、B型脉冲。实际上图1中所示PWM波的每一载波半周期对应的脉冲形式,不外乎这4种,只须通过多路选择器(74HC153)对D<sub>3</sub>~D<sub>0</sub>之一进行适当的有序选择即可。D<sub>7</sub>~D<sub>4</sub>留作备用,比如可安排存储其他的采样模式。PWM<sub>A</sub>、B、C三者的存储内容完全相同。

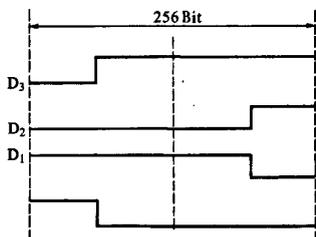


图4 占空比定时模式的存储格式

EPROM<sub>2</sub>中可以存储128种幅度调制比 $m$ 各异的数字化正弦模式,通过地址线A<sub>15</sub>~A<sub>9</sub>来选择。 $m$ 的分辨率为1/128,每一种单周期正弦模式占用512B。随着CNT<sub>2</sub>计数过程的周而复始,对EPROM<sub>2</sub>进行周期性扫描检索,数据线上依次输出正弦波各瞬时幅度对应的占空比量化值(相当于EPROM<sub>1</sub>的定时常数)。EPROM<sub>2</sub>中所存储的正弦模式,都是按照非对称规则采样方式,根据式(1)和(2)离线计算的占空比(定时常数)的有序排列。正弦波的正负半周对应于相同的占空比序列,只是通过极性标识位D<sub>7</sub>加以区分,比如正半周对应于D<sub>7</sub>=0,负半周D<sub>7</sub>=1。此D<sub>7</sub>位与CNT<sub>2</sub>的最低位Q<sub>8</sub>组合,用来作为“4选1”开关的选通控制信号,其选通真值见表1。实际上Q<sub>8</sub>=0和1依次对应于图1中每个载波周期的前、后半周,比如图1中的 $[t_1, t_3]$ 时段内的4个半周期,多路选择器依次选通D<sub>3</sub>、D<sub>1</sub>、D<sub>2</sub>、D<sub>0</sub>,刚好可以在输出端Y拼合出 $[t_1, t_3]$ 所示PWM波形。不难看到,通过多路选择器的加入与极性信号D<sub>7</sub>及Q<sub>8</sub>的作用,使占空比定时模式的存储量压缩一半。EPROM<sub>2</sub>-A、B、C三者所存储的正弦模式相同,只是依次相差120°相移<sup>[9-10]</sup>。

单稳的微小延时与锁存器L<sub>2</sub>配合作用,以克服由于器件延时造成的多路数据到达输出的不同步。锁存器L<sub>1</sub>保证了非对称规则采样所确定的“定时常数”恰好在每个半载波周期的起始时刻一致到位于

EPROM<sub>1</sub>可编程定时器。

表1 选通真值表

极性标识位 D <sub>7</sub>	CNT <sub>2</sub> 的最低位 Q <sub>8</sub>	输出量 Y
0	0	D <sub>3</sub>
0	1	D <sub>1</sub>
1	0	D <sub>2</sub>
1	1	D <sub>0</sub>

对图3所示的PWM可逆整流器的脉宽调制器稍加修改,比如保持CNT<sub>1</sub>对EPROM<sub>1</sub>的扫描频率(决定着PWM开关频率)恒定,而将CNT<sub>2</sub>对EPROM<sub>2</sub>的扫描频率(决定着PWM调制频率)改为独立可控,不难实现适用于交流变频调速的PWM调制器。

### 3 实验结果

为了考察所提出的基于FPGA的全数字化PWM调制方案及非对称规则采样PWM调制器的独立作用效果,排除PWM可逆整流器其他因素的影响,将三相PWM变流器主电路运行于有源逆变方式,以Y接R-L作负载兼滤波( $R=10\ \Omega, L=26\text{ mH}$ ),调制频率依照双向AC/DC变换器要求取50 Hz,调制器开关频率为19.2 kHz。实验结果表明,负载电流为完好的三相对称正弦波。当作用于EPROM<sub>2</sub>的A<sub>15</sub>~A<sub>9</sub>调制比信号从2FH跃变为6FH时(即A<sub>15</sub>由“0”变为“1”,其他6位不变,相当于调制比从0.367到0.867的一个阶跃给定),以A<sub>15</sub>的上升沿作为数字存储示波器的单次触发信号,所捕捉的输出负载电流的阶跃响应波形如图5所示。

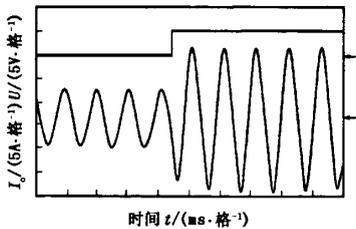


图5 调制比阶跃给定下的负载电流响应

随着A<sub>15</sub>信号上升沿的出现,负载正弦电流从一个稳态到另一个稳态的过渡几乎是瞬间完成的。由此可见,本调制方案具有优良的时间响应特性。

### 4 结束语

所提出的PWM非对称规则采样方法,一方面由于计算简便,很适合于微处理器的在线运算,主要以软件方式实现;另一方面,FPGA的使用使得系统的硬件设计大为简化,更新换代也更加方便,运用

FPGA中的ROM作可编程定时器,几乎不占用CPU的时间,具有响应速度快、实时性强、可靠性高等特点,加之采用了锁相同步环节,宜于PWM可逆整流器实现高开关频率的脉宽调制。

### 参考文献:

[1] MOHAN NED, UNDELAND TORE M, ROBBINS willi-amp. Power electronics—converters, applications and design[M]. 3rd ed. 北京:高等教育出版社,2004.

[2] 比马尔 K 博斯. 现代电力电子学与交流传动[M]. 北京:机械工业出版社,2004.

[3] 丁学文. 4520 的局限和改进[J]. 电力电子技术,1993, 27(4):59-61.

DING Xue-wen. Limit and improvement of 4520 [J]. Power Electronics, 1993,27(4):59-61.

[4] 张崇巍,张兴. PWM 整流器及其控制[M]. 北京:机械工业出版社,2003.

[5] 张加胜,刘静,张磊. 三电平逆变器的直流侧电压平衡控制新方法[J]. 中国石油大学学报:自然科学版, 2006,30(3):131-134.

ZHANG Jia-sheng, LIU Jing, ZHANG Lei. A novel method of DC-voltage balancing control for three-level inverter[J]. Journal of China University of Petroleum(Edition of Natural Science), 2006,30(3):131-134.

[6] 张磊,张加胜. 新型双端正激式开关电源的研究与开发[J]. 石油大学学报:自然科学版,2004,28(3):115-119.

ZHANG Lei, ZHANG Jia-sheng. Research and development on a novel double-ended forward switching power supply [J]. Journal of the University of Petroleum, China(Edition of Natural Science), 2004,28(3):115-119.

[7] 蔡宣三,龚绍文. 高频功率电子学[M]. 北京:科学出版社,1993.

[8] 邢岩,蔡宣三. 高频功率开关变换技术[M]. 北京:机械工业出版社,2005.

[9] 张加胜,张磊. 双正激DC/DC变换器的一种新型拓扑研究[J]. 电工电能新技术,2004,23(3):68-71.

ZHANG Jia-sheng, ZHANG Lei. A novel topology for the double switching forward DC/DC converter [J]. Advanced Technology of Electrical Engineering and Energy, 2004,23(3):68-71.

[10] 朱士海,吴卫民,钱照明. 一种新型高性能功率因数校正整流电路[J]. 电工电能新技术,2003,22(4):68-71.

ZHU Shi-hai, WU Wei-min, QIAN Zhao-ming. A novel high performance PFC rectifier [J]. Advanced Technology of Electrical Engineering and Energy, 2003,22(4):68-71.

(编辑 修荣荣)